

Les fiches techniques

69

La logique Les circuits intégrés TTL & CMOS



69 Circuits intégrés TTL et CMOS

69.1 Caractéristiques principales

69.11 Niveaux logiques

Suivant la technologie des circuits logiques, on définit des tensions de référence appelées « niveaux » : niveau haut (H : *high*), niveau bas (L : *low*).

69.12 Niveau de fonctionnement

- V_{iL} : niveau bas du signal d'entrée
- V_{iH} : niveau haut du signal d'entrée
- V_{oL} : niveau bas du signal de sortie
- V_{oH} : niveau haut du signal de sortie
- (V : voltage, i : *input*, o : *output*)

69.13 Immunité au bruit

L'immunité au bruit est le critère permettant d'évaluer l'insensibilité d'un couple d'opérateurs aux signaux parasites. Elle permet de déterminer l'amplitude maximale admissible d'un signal parasite qui, se superposant à la tension de sortie V_{out} de l'opérateur 1, n'entraîne pas de perturbations dans le fonctionnement de l'opérateur 2.

Immunité au bruit niveau bas :

$$V_{nL} = V_{iL \max} - V_{oL \max}$$

Immunité au bruit niveau haut :

$$V_{nH} = V_{oH \min} - V_{iH \min}$$

EXEMPLE : pour une porte TTL 7400 :

$$V_{nL} = 0,8 - 0,4 = 0,4 \text{ V ;}$$

$$V_{nH} = 2,4 - 2 = 0,4 \text{ V.}$$

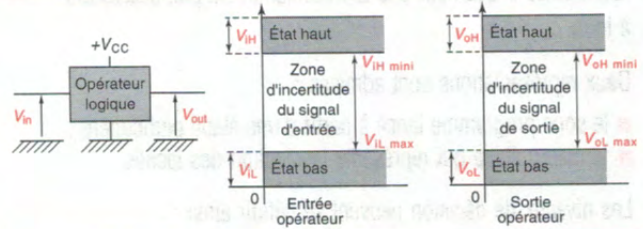
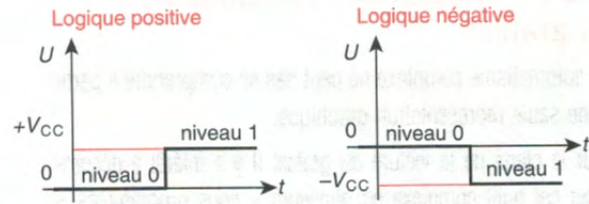
69.14 Sortance (Fan out)

C'est le nombre de charges élémentaires qu'une sortie de porte TTL ou CMOS peut commander.

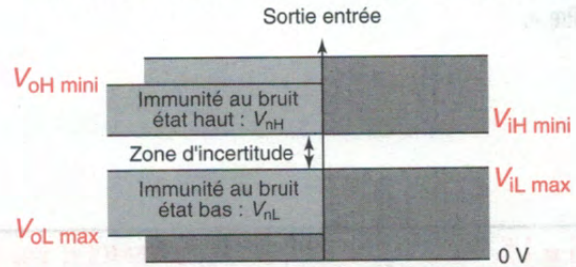
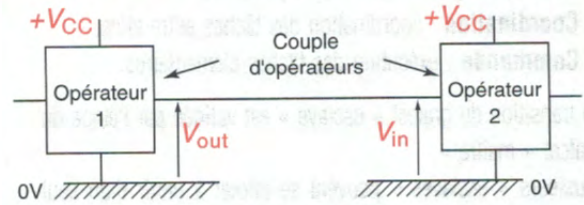
Un circuit logique intégré doit être capable de fournir un courant maximal (sans dégradation des niveaux L et H) afin de commander le plus grand nombre possible d'entrées de circuits intégrés (portes logiques) connectés sur sa sortie.

La sortance représente le nombre maximal d'entrées que l'on peut connecter à une sortie.

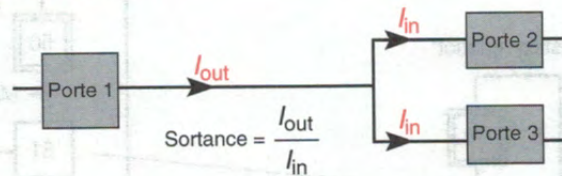
EXEMPLE : porte TTL 7400 : $S = 400/40 = 10.$



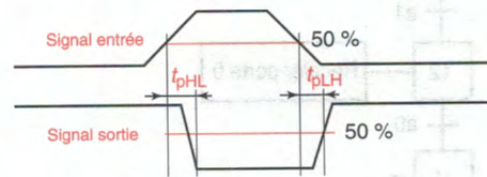
IMMUNITÉ AU BRUIT



SORTANCE



RETARD DU SIGNAL



t_{pLH} : temps de transmission du niveau bas vers le niveau haut du signal de sortie.

t_{pHL} : temps de transmission du niveau haut vers le niveau bas du signal de sortie.

69 ■ 2

PORTES LOGIQUES TTL / CMOS RAPIDE

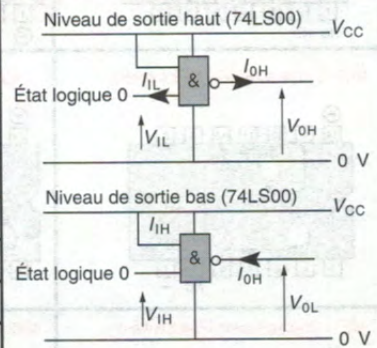
69 ■ 21

DIFFÉRENTES FAMILLES DE CIRCUIT

7 à base de transistors bipolaires		Code de désignation				
TTL standard	74**	SN	74	LS	020	N
TTL Low-power	74 L **					Type de boîtier
TTL Schottky	74 S **					N° du circuit (définit la fonction) jusqu'à 5 chiffres
TTL Fast	74 F **					Famille
TTI Low-power Schottky	74 LS **					Série 74 ou 54 (définit la gamme de température)
TTL Advanced Schottky	74 AS **					Code fabricant
TTL Advanced Low-power Schottky	74 ALS **	Tension d'alimentation				
3 à base de transistors bipolaires et CMOS :		Familles	74, 74 L, 74 LS, 74 S, F	5 V ± 5 %		
CMOS rapide 74 HC ** et 74 HCT **			74 ALS, 74 AS, 74 HCT	5 V ± 10 %		
CMOS Classique 74 C **			74 HC	2 V à 6 V		
			74 C	3 V à 15 V		

69 ■ 22 CARACTÉRISTIQUES DES PORTES LOGIQUES DES DIFFÉRENTES FAMILLES DE LA SÉRIE 74

74	00	L00	S00	LS00	AS00	ALS00	F00	HC00	HCT00	unités
I_{oimin}	16	3,6	20	8	20	8	20	4	4	mA
I_{ohmax}	- 400	- 200	- 1 000	- 400	- 2 000	- 400	- 1 000			µA
I_{ilmax}	- 1,6	- 0,18	- 2	- 0,36	- 0,5	- 0,2	- 0,6	± 0,001	± 0,001	mA
I_{ihmax}	40	10	50	20	20	20	20			µA
V_{olmax}	0,4	0,4	0,5	0,5	0,5	0,5	0,5	0,1	0,1	V
V_{ohmax}	2,4	2,4	2,7	2,7	$V_{cc} - 2$	$V_{cc} - 2$	2,5	4,9	4,9	V
V_{ilmax}	0,8	0,7	0,8	0,7	0,8	0,8	0,8	1	0,8	V
V_{ihmax}	2	2	2	2	2	2	2	3,5	2	V



Les courants sont comptés positifs lorsqu'ils rentrent dans le circuit.

<p>7400 - Quadruple porte NON-ET à 2 entrées</p>	<p>7402 - Quadruple porte NON-OU à 2 entrées</p>	<p>7404 - 6 inverseurs</p>	<p>7408 - Quadruple porte ET à 2 entrées</p>
<p>7411 - Triple porte ET à 3 entrées</p>	<p>7412 - Triple porte NON-ET à 3 entrées collecteur ouvert</p>	<p>7414 - 6 inverseurs de puissance Trigger</p>	<p>7421 - Double porte ET à 4 entrées</p>
<p>7427 - Triple porte NON-OU à 3 entrées</p>	<p>7432 - Quadruple porte OU à 2 entrées</p>	<p>74136 - Quadruple porte OU exclusif à 2 entrées sorties collecteur ouvert</p>	<p>74266 - Quadruple porte NON-OU exclusif 2 entrées sorties collecteur ouvert</p>

69.3

PORTES LOGIQUES CMOS* 4000

Les portes sont entièrement constituées par des transistors CMOS.

Avantages :

- Faible puissance dissipée
- Large gamme de tension (3 à 18 V)
- Large gamme de température (- 40 à 85 °)
- Sortance élevée

Inconvénient : moins rapide que les portes TTL

* CMOS (Complementary Metal-Oxide Semi-conductor).

Performances circuits TTL - CMOS 4000

Grandeurs	Technologie				
	TTL	TTL LS	CMOS 4000 5 V	CMOS 4000 10 V	CMOS 4000 15 V
Temps de propagation (Cl = 15 pF)	10 ns	10 ns	40 ns	20 ns	15 ns
Consommation au repos	10 mW	2 mW	10 mW	10 mW	10 mW
Immunité au bruit	1 V	0,8 V	2,25 V	4,5 V	6,75 V
Sortance	10	10	50	50	50

<p>4000 - Double porte NON-OU à 3 entrées et l'inverseur</p>	<p>4009 - Sextuple buffer inverseur</p>	<p>4010 - Sextuple buffer non inverseur</p>	<p>4011 - Quadruple porte NON-ET à 2 entrées</p>
<p>4012 - Double porte NON-ET à 4 entrées</p>	<p>4030 - Quadruple OU exclusif</p>	<p>4050 - Sextuple porte de puissance (non inverseuse)</p>	<p>4068 - Portes NON-ET à 8 entrées</p>
<p>4071 - Quadruple porte OU à 2 entrées</p>	<p>4072 - Double porte OU à 4 entrées</p>	<p>4077 - Double porte NON OU exclusif</p> <p>M = G + H L = E + F J = A + B K = C + D</p>	<p>4081 - Quadruple porte ET à 2 entrées</p>

69.4 Association TTL - CMOS

Il est fréquent de rencontrer des montages associant les technologies TTL et CMOS. Afin de rendre le dialogue possible entre ces deux familles, il faut que les niveaux des tensions soient compatibles entre les deux étages.

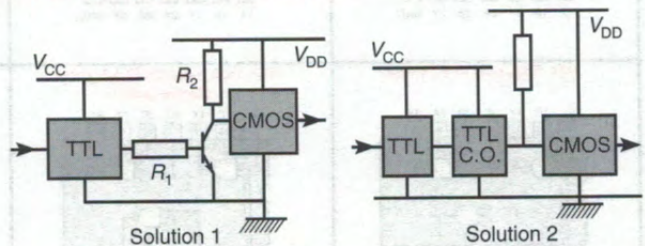
■ TTL → CMOS

Le niveau minimum de sortie d'un 1 logique TTL est 2,4 V alors que le niveau minimum d'un 1 logique en CMOS est de 3,5 V.

■ CMOS → TTL

L'interface fait appel à un transistor inverseur pour adapter un niveau de tension compatible CMOS à la tension VCC pour circuit TTL.

ASSOCIATION TTL → CMOS



ASSOCIATION CMOS → TTL

